

4 スマートコネクションデバイスプロジェクト

高速・高機能・低コストで仮想化にも対応する
トラフィック監視システム

スマートコネクションデバイスプロジェクト（以下、SDP）は、データセンタやアクセスネットワーク（以下、NW）を支える小型光送受信モジュールや、NW 仮想化向けのハードウェア・アクセラレータ（以下、HWA）などの開発を行っている。本稿ではハードウェア・アクセラレータにも使用している FPGA を活用し、高速・高機能かつ低コストで仮想化環境にも対応したトラフィック監視システムを実現する取り組みについて紹介する。

大容量化に加えて仮想化が進み、
NW の監視が困難に

近年NWの大容量化に加え、SDN（Software Defined Network）や NFV（Network Functions Virtualization）といった仮想化技術の活用が進んでいる。そのような NW における課題について、SDP のプロジェクトマネージャである木村氏は次のように述べている。

「NW の仮想化が進んだことにより、NW の見た目（物理NW）と中身（論理NW）が異なることになり、トラフィックの可視化がかなり困難になっています。そのため『NW の中がよくわからない』という声を聞くようになりました。NW サービスを提供する NTT としては問題です。」（木村氏）

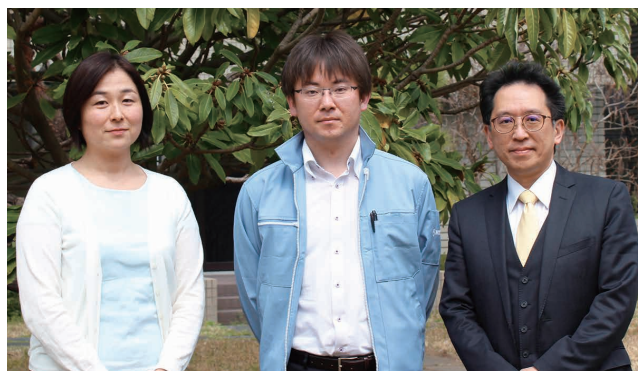
大容量でかつ複雑な NW のトラフィックを監視するにはかなりのコンピューティングリソースが必要であり、NW サービスを提供するサーバのリソースを圧迫してしまう。かといって専用のハードウェアを設計・製造しても、将来的に変更や拡張することは難しいという課題が残る。

高速かつプログラマブルな FPGA による HWA（ハードウェア・アクセラレータ）

そこで SDP が注目したのが FPGA（Field-Programmable Gate Array）であった。文字どおり「現場でプログラム可能な集積回路」であり、高速でありながら変更が必要になれば回路の書き換えが可能だ。

かつて NTT グループで FPGA の研究開発を行っていたこともあり、NTT 研究所にはもともと FPGA に関する豊富な知見の蓄積があった。さらに SDP はこの知見を活かして 4 年ほど前から NW の HWA 開発に取り組んでいる。

「お客さまのニーズとしては『まず NW の中を見たい』という部分が強かった」（木村氏）ことから、HWA 技術をトラフィック監視システムに活かす取り組みをスタートしたのが 1 年ほど前のことであったという。



NTT デバイスイノベーションセンタ
スマートコネクションデバイスプロジェクト

〔左から〕主任研究員 池田 奈美子氏
研究員 右近 祐太氏
プロジェクトマネージャ 木村 俊二氏

仮想化対応の HWA 内蔵トラフィック監視システムを開発

FPGA を活用したトラフィック監視システムの開発について、右近氏は次のように述べている。

「大容量かつ複雑な NW を監視するには FPGA による高速かつ柔軟なパケット処理が必要不可欠だと考えていました。このような発想から FPGA の性能を活かし、物理 NW のパケットだけでなく VLAN（Virtual Local Area Network）、VXLAN（Virtual eXtensible Local Area Network）のパケットまで参照、解析する『HWA 内蔵仮想化対応トラフィック監視システム』を開発しま

した。」(右近氏)

これにより、NW を流れるトラフィックを監視することで仮想マシンのトラフィックまで可視化可能(図1)な、HWA 内蔵仮想化対応トラフィック監視システムが実現した。

FPGA の特長を活かしフロー識別を高速かつ柔軟化

FPGA を活用するため高速な処理が可能であるとはいえ、高速、大容量な NW のトラフィックの監視は容易ではない。例えば、従来の NW のトラフィック監視では5つ程度の情報を監視することが一般的であったが、仮想 NW のトラフィックを把握するためには17もの情報を監視し、しかもこれらの一部を組み合わせることでフローを識別する必要があったという。このためフローを識別する処理だけでもかなりのコンピューティングリソースを消費することになる。

「一般的なフロー識別では完全一致による検索を行います。フロー識別の柔軟性を高めるため、部分一致による検索を検討しました。複雑な処理になるためハードウェア的に実装するのは容易でないのですが、これを FPGA 上に実装し、高速かつ柔軟に処理することを可能にしました。」(右近氏)

適材適所でハード/ソフトを使い分け豊富な機能を実現

前述のフロー識別技術をベースと

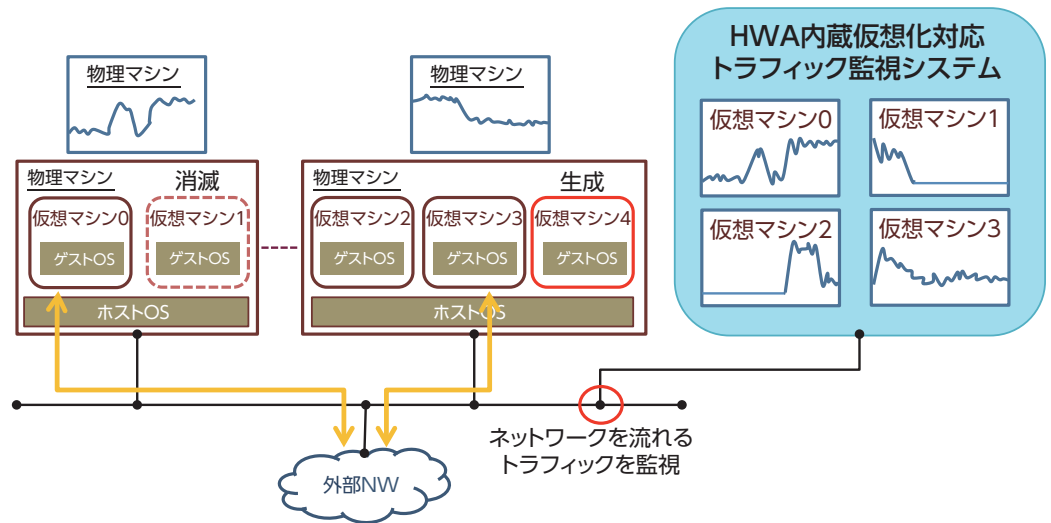


図1 仮想マシンのトラフィックまで可視化することが可能

することで、利便性の高いさまざまな機能の実装が可能となった。

●トラフィック可視化

フローごとの帯域使用量から、パケット宛先、利用アプリケーションなど、詳細な情報まで監視可能。

●VM死活監視

VM (Virtual Machine) が正常に動作しているかを監視可能。

●伝送遅延・揺らぎ検知

音声や映像などのメディアを伝送するトラフィックにおいて、本来一定間隔で到着すべきパケット到着時刻の揺らぎや、仮想マシンに入ってから出ていくまでの遅延等を測定することが可能。

●マイクロバースト検知

瞬間的に膨大なトラフィックが発生する「マイクロバースト」をリアルタイムに検知することが可能(詳しくは後述)。

これらの処理をすべて FPGA で行うのではなく、高い処理性能が必要な部分は FPGA、それ以外はソフトウェアといったように、ハード/ソフトを適材適所で使い分けている。

「FPGA そのものに関する技術の蓄積も強みですが、NTT 研究所には『ソフトウェアとハードウェアの得意な部分をバランス良く掛け合わせ協調させる』ためのノウハウも豊富にあります。HWA 内蔵仮想化対応トラフィック監視システムの開発には、そのノウハウを活用しました。」(右近氏)

リアルタイムにマイクロバーストを検知可能

近年、NW の運用においてはマイクロバーストを検知し、適切に対応することが重要な要素となっている。しかし従来のソフトウェアによるトラフィック監視では、リアルタイムに非常に高い時間分解能でトラフィック量を把握することは困難であった。

SDP の HWA 内蔵仮想化対応トラフィック監視システムであれば、低コストでありながらマイクロバーストのリアルタイム検知が可能であり、NW の維持管理に役立つ。

このように、「今まで出来なかつ

たことを出来るようにした」という点も HWA 内蔵仮想化対応トラフィック監視システムの特長だ。

「マイクロバーストの検知が可能な性能を実現したことにより、これまで見えていなかった NW 障害が見えてくるといこともあっては、と考えています。」(木村氏)

積極的にオープンソースソフトウェアを活用

通信量をグラフ等で可視化するような機能は、Web 等の全文検索エンジンとして知られている Elasticsearch と可視化ツールの Kibana とを組み合わせるといったように、積極的にオープンソースソフトウェア (OSS) を利用して実現している。

広く使われている OSS の活用には、コア技術の開発に集中できる、低コスト化につながる、といったメリットのほか、多くの NW 管理者にとって馴染みのある UI による使いやすい画面が実現する、というメリットがある。OSS と連携しやす

い設計は、将来的に幅広く活用されやすくすることを意識したものであった。

汎用的で導入が容易、高速、高機能でありながら低コスト

近年 FPGA が汎用的に使われるようになり、かつてより低コストに活用できるようになっている。SDP が開発している HWA 内蔵仮想化対応トラフィック監視システムも、汎用サーバに汎用 FPGA ボードを搭載している。前述のように OSS を活用していることもあり、実用化されれば導入が容易で低コストなシステムになる見込みだ。似たようなコストで同レベルの性能や豊富な機能を実現している製品は、現時点では見あたらないという。

「高速かつ高機能でありながら低コストなトラフィック監視システムは珍しいと言えます。実用化が進めば、コスト面でのメリットを強みに普及させやすいのでは、と考えています。」(池田氏)

将来的には性能向上のほか自動的な問題修復も

基本的な開発は一段落し、現在は実用化に向けた検証などが行われている。その一環で NW コンピューティング関連の展示会において、デモを兼ねて最新の NW 技術で構成された NW のトラフィック監視を行うことも予定されている。

対応可能な NW の通信速度は現在のところ 10Gbit/s だが、これはヒアリングを実施しニーズを見極めた上で設定したスペックであった。今後より高速な通信を行う NW の監視に利用するというニーズがあると判断されれば、対応していく方針であるという。同様に現時点では実装していないものの、通信パケットのヘッダだけでなく、より詳細な情報を参照する Deep Packet Inspection のような機能の実装も充分に考えられる。

将来の目標について、右近氏は次のように述べている。

「人の目によるトラフィック監視ではなく、機械が自動的に問題を検知するという点が非常に重要です。人とは違い見逃しもあります。今回の取り組みは問題の検知までですが、将来的には検知した問題を自動で修復することまで可能にしたいと考えています。」

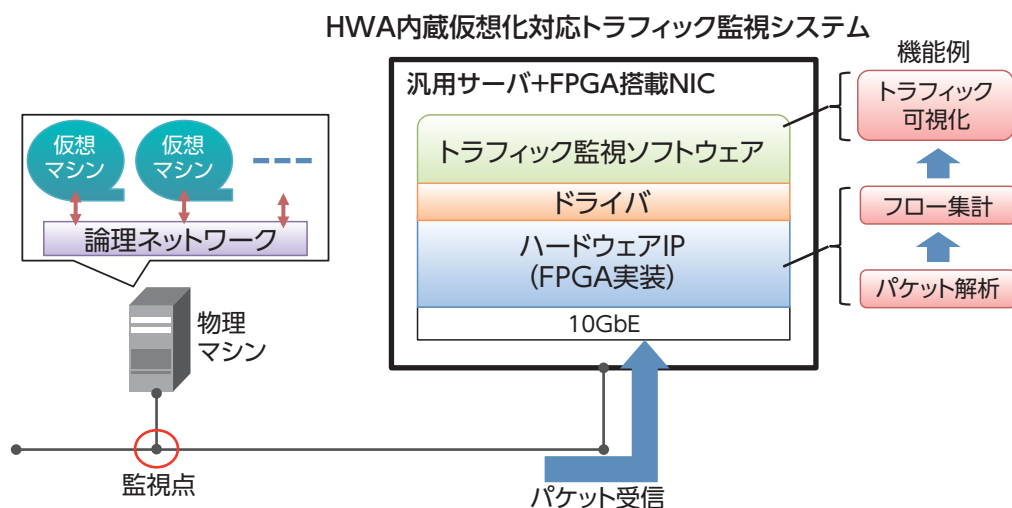


図2 汎用サーバと汎用 FPGA ボードでシステムを実現