

どんな問題に取り組むのか？

シリコン集積回路の製造に広く使われているCMOS工程をそのまま利用して、レイアウトの工夫のみで単電子デバイスを構成することを試みました。

得られた結果はどう新しいのか？

ゲート長 $0.3\mu\text{m}$ のSOI MOSFETを電荷計として用い、島中へ流入する電子を1個ずつ検出することに成功しました($T=8\text{ K}$)。フローティングゲートの採用により、レイアウトの自由度と電子1個レベルの検出感度を両立させることができました。

この研究が成功した場合のインパクトは？

汎用CMOS技術により誰でも作れるようになるため、単電子デバイスを用いた回路・システムの検討が進展します。微細化に伴う高温動作化など、CMOSデバイス技術の進歩の恩恵を直接に享受することができます。

連絡先：

NTT物性科学基礎研究所 量子電子物性研究部
ニコラ クレモン (Nicolas Clement)
TEL: 046-240-2437 FAX: 046-240-4317
電子メール: nclement@nttbl.jp

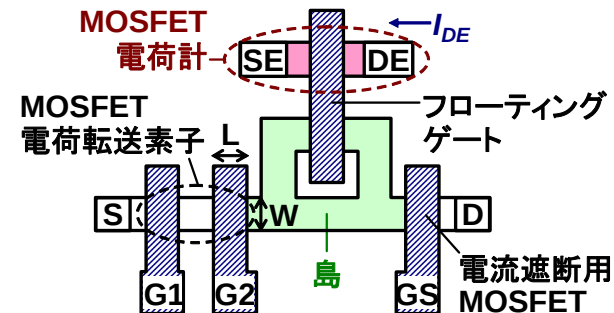


図1 測定に用いたデバイス (全FET $L=0.3\mu\text{m}$, $W=0.32\mu\text{m}$)

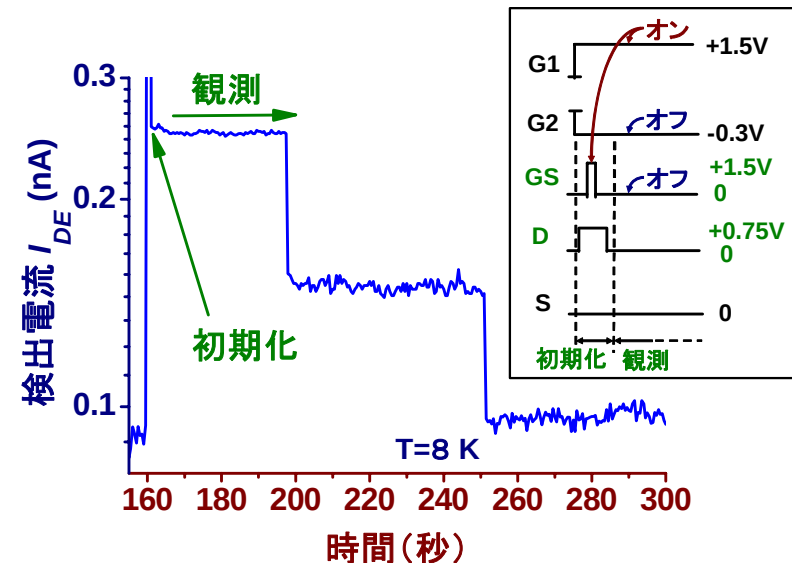


図2 観測波形 (電流遮断用MOSFETのリークによる電子流入)